

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-014015

(43)Date of publication of application : 22.01.1993

(51)Int.Cl.

H01P 3/08

H01L 23/14

H01P 1/00

H03B 5/02

H03F 3/19

H05K 1/02

H05K 1/16

H05K 3/46

H05K 9/00

(21)Application number : 03-189173

(71)Applicant : TDK CORP

(22)Date of filing : 03.07.1991

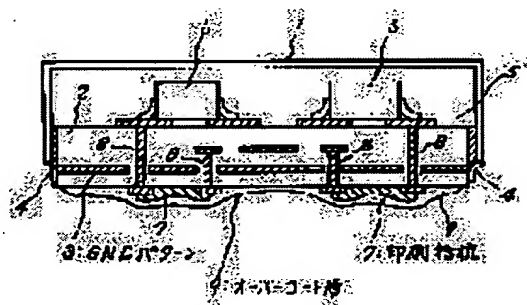
(72)Inventor : HAYASHI KATSUHIKO

(54) HIGH FREQUENCY SMD MODULE

(57)Abstract:

PURPOSE: To miniaturize a high frequency SMD module and to maintain the excellent shielding property in the high frequency SMD module.

CONSTITUTION: A shielding layer composed of a GND pattern 3 is set to the inside of a multi-layer board 2 and a high frequency circuit is mounted to the surface side (upper side in figure) from the GND pattern 3. Moreover, a shielding cap 1 is covered to the mounting side of the high frequency circuit and the mounting result is connected to the GND pattern 3 to shield the high frequency circuit, and in this case, only the resistor of the high frequency circuit is arranged to the bottom of the multi-layer board 2 as a printed resistor 7. The printed resistor 7 is connected to other circuit component through a blind throughhole 8.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-14015

(43)公開日 平成5年(1993)1月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 P 3/08		7741-5 J		
H 0 1 L 23/14				
H 0 1 P 1/00	Z	7741-5 J		
H 0 3 B 5/02	B	9182-5 J		
		7352-4 M		
			H 0 1 L 23/ 14	X

審査請求 未請求 請求項の数 2(全 7 頁) 最終頁に続く

(21)出願番号 特願平3-189173

(22)出願日 平成3年(1991)7月3日

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 林 克彦

東京都中央区日本橋一丁目13番1号 ティー

ディーケイ株式会社内

(74)代理人 弁理士 今村 辰夫 (外1名)

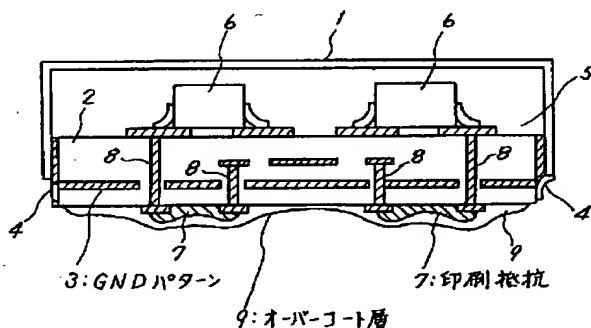
(54)【発明の名称】 高周波SMDモジュール

(57)【要約】

【目的】 本発明は、高周波SMDモジュールに関し、高周波SMDモジュールを小型化すると共に、良好なシールド性を維持できるようにすることを目的とする。

【構成】 多層基板2の内部に、GNDパターン3によるシールド層を設定し、このGNDパターン3より表面側(図の上側)に高周波回路を実装する。また、高周波回路の実装部側にシールドキャップ1を被せてGNDパターン3と接続し、高周波回路をシールドするが、この場合、高周波回路の抵抗のみを、多層基板2の底面に、印刷抵抗7として配置する。この印刷抵抗7は、ブラインドスルーホール8により、他の回路部品と接続する。

本発明の原理図



【特許請求の範囲】

【請求項1】 多層基板(2)の内部に、GNDパターン(3)によるシールド層を設定し、該GNDパターン(3)より表面側の多層基板(2)に、高周波回路を実装すると共に、その上からシールドキャップ(1)を被せて、GNDパターン(3)と接続することにより、高周波回路をシールドした高周波SMDモジュールにおいて、前記高周波回路を構成する抵抗を、多層基板(2)の底面側に、印刷抵抗(7)として設定したことを特徴とする高周波SMDモジュール。

【請求項2】 多層基板(2)の底面側に設定した印刷抵抗(7)と、他の回路部品との間を、上記GNDパターン(3)を貫通して接続したことを特徴とする請求項1記載の高周波SMDモジュール。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、高周波SMDモジュールに関し、更に詳しく言えば、高周波用発振器、送信器、混合器、高周波増幅器等を、多層基板を用いてSMD(表面実装型部品)化した高周波SMDモジュールに関する。

【0002】

【従来の技術】図4は、従来考えられていた高周波SMDモジュールを示した図であり、図4Aは高周波増幅器の回路例、図4Bは高周波SMDモジュールの断面図である。

【0003】図中、 $R_1 \sim R_4$ は抵抗、 T_r はトランジスタ、 $C_1 \sim C_5$ はコンデンサ、 L はコイル、 I_N は入力端子、 $O_U T$ は出力端子、 V_{cc} は電源、1はシールドキャップ、2は多層基板、3はGNDパターン、4はGND電極、5は部品搭載面、6は実装部品(ディスクリート部品)、7は印刷抵抗を示す。

【0004】従来考えられていた高周波SMDモジュールは、高周波増幅器の例であり、その回路例を図4Aに示す。この高周波増幅器(一段増幅)は、トランジスタ T_r 、抵抗 $R_1 \sim R_4$ 、コンデンサ $C_1 \sim C_5$ 、コイル L 等で構成されており、入力端子 I_N に輸入した高周波信号を増幅し、増幅した高周波信号を、出力端子 $O_U T$ から出力する。

【0005】このような回路構成の高周波増幅器を、多層基板に実装し、SMD化した高周波SMDモジュールの断面は、図4Bのようになっている。図示のように、多層基板2の内部に、GNDパターン(厚膜導体パターン)3が形成してあり、このGNDパターンの端部は、多層基板の側面に形成したGND電極4と電気的に接続してある。

【0006】前記GNDパターン3は、多層基板2の所定の層の全面にわたって厚膜導体パターンを形成したも

のであり、多層基板2の下方向(図の下方向)に対するシールドを行うものである。

【0007】また、多層基板2の表面側(図の上側)には、シールドキャップ1が被せてあり、多層基板2の側面において、GND電極4とシールドキャップ1とを接続する。

【0008】そして、シールドキャップ1と、GNDパターン3とによって囲まれた領域の多層基板2には、図4Aに示した回路を実装する。この時、抵抗 $R_1 \sim R_4$ は、多層基板2の部品搭載面5上に、印刷抵抗7として実装していた。

【0009】また、トランジスタ T_r 、コンデンサ C_1 、 C_3 等の実装部品(ディスクリート部品)6も部品搭載面5上に搭載してあり、他の一部の部品と、一部の配線パターンが、厚膜パターンとして多層基板2に内蔵してある。

【0010】

【発明が解決しようとする課題】上記のようなものにおいては、次のような課題があった。

(1) 印刷抵抗が、多層基板の部品搭載面に配置されていると、高周波SMDモジュールの小型化が困難である。

【0011】(2) 高周波SMDモジュールを小型化するため、次のような方法も考えられる。即ち、高周波SMDモジュールを構成する多層基板内に、GNDパターンを設定せず、底面側へ印刷抵抗を集中して設定する。そして、マザーボード上に、前記の高周波SMDモジュールを実装するためのGNDパターンを設定しておく方法である。

【0012】しかし、このような方法では、マザーボードのパターニングに制約を受ける等の問題がある。本発明は、このような課題を解決し、高周波SMDモジュールを小型化すると共に、良好なシールド性を維持できるようにすることを目的とする。

【0013】

【課題を解決するための手段】図1は本発明の原理図であり、図中、図4と同符号は同一のものを示す。また9はオーバーコート層を示す。

【0014】本発明は上記の課題を解決するため、次のように構成した。(1) 多層基板2の内部に、GNDパターン3によるシールド層を設定し、該GNDパターン3より表面側の多層基板2に、高周波回路を実装すると共に、その上からシールドキャップ1を被せて、GNDパターン3と接続することにより、高周波回路をシールドした高周波SMDモジュールにおいて、前記高周波回路を構成する抵抗を、多層基板2の底面側に、印刷抵抗7として設定した。

【0015】(2) 上記構成(1)において、多層基板2の底面側に設定した印刷抵抗7と、他の回路部品間を、上記GNDパターン3を貫通して接続した。

【0016】

3

【作用】上記構成に基づく本発明の作用を、図1を参照しながら説明する。シールドキャップ1と、GNDパターン3とで囲まれた領域の多層基板2には、高周波回路を実装するが、この時、高周波回路を構成する抵抗のみを、多層基板の底面に、印刷抵抗7として設定する。

【0017】このようにすれば、多層基板2の表面では、印刷抵抗を設定するスペースが不要となり、その分、高周波SMDモジュールの小型化ができる。また、高周波SMDモジュールの使用時には、上記印刷抵抗7にほとんど高周波電流が流れない。従って、高周波回路のシールド性は良好に保たれる。

【0018】更に、底面側に設定した印刷抵抗7と、他の回路部品との間は、GNDパターン3を貫通して、ブラインドスルーホール8により接続する。このような接続を行うことにより、印刷抵抗7と他の回路部品との間は、最短距離で接続できる。このため、高周波回路の特性は良好に保たれる。

【0019】

【実施例】以下、本発明の実施例を図面に基づいて説明する。

(実施例の説明) 図2～図3は、本発明の実施例を示した図であり、図2は高周波SMDモジュールを示した図、図3は図2のA部拡大図である。図中、図1、図4と同符号は同一のものを示す。また、10は電源端子、11は配線パターンを示す。

【0020】この実施例の高周波SMDモジュールは、図4Aに示した回路構成の高周波増幅器に適用した例である。図2Aは、前記高周波SMDモジュールの断面図であり、図2Bは底面図である。

【0021】ところで一般的に、高周波回路をモジュール化する場合、シールドを必要とする。しかし、高周波回路に使用されている抵抗体には、ほとんど高周波電流が流れないため、抵抗体自体はシールドしなくても、高周波回路全体のシールド性には問題がない。

【0022】即ち、高周波モジュールでは、抵抗体は、トランジスタのバイアス設定のために使用されることが多い。従って、前記抵抗体には高周波の信号成分はほとんどかからず、直流電源からの直流成分のみがかかる。

【0023】例えば、図4Aの高周波増幅器では、通常の場合、抵抗 R_1 、 R_2 は高抵抗を使用するため、抵抗 R_3 は、コンデンサ C_2 により高周波電流がデカップルされる。また、抵抗 R_4 は、コンデンサ C_3 により高周波電流はバイパスされる。従って、抵抗 $R_1 \sim R_4$ にはほとんど高周波電流が流れない。

【0024】しかしながら、上記抵抗 $R_1 \sim R_4$ は、それぞれ接続される部品端子に、できるだけ近づけて配置する必要がある。例えば抵抗 R_2 はトランジスタ T_r のベース端子に、できるだけ近づけて配置する必要がある、抵抗 R_4 はトランジスタ T_r のエミッタ端子にできるだけ近づけて配置する必要がある。

4

【0025】そこでこの実施例では、上記の点を考慮して部品の配置を改善し、図2、図3に示した高周波SMDモジュールとしたものである。図示のように、多層基板2の内部にはGNDパターン3が形成してあり、このGNDパターン3の端部は、多層基板2の側面に形成したGND電極4と電氣的に接続してある。

【0026】また、多層基板2の表面側(図の上側)にはシールドキャップ1が被せてあり、多層基板2の側面において、GND電極4とシールドキャップ1とを接続する。そして、シールドキャップ1とGNDパターン3で囲まれた領域の多層基板2には、図4Aに示した高周波増幅器の回路の内、抵抗 $R_1 \sim R_4$ を除いた回路を実装する。

【0027】また、多層基板2の底面側(図の下側の外側表面)には、抵抗 $R_1 \sim R_4$ を印刷抵抗7として実装する。この場合、多層基板2の底面(シールドキャップ1を被せた面と反対側の面)には、配線パターン11を厚膜パターンとして形成しておき、この配線パターン11に印刷抵抗($R_1 \sim R_4$)7をそれぞれ接続する。

【0028】そして、これらの印刷抵抗7と、それ以外の高周波増幅器の回路部品とは、GNDパターン3を貫通して、ブラインドスルーホール8により接続する。GNDパターン3を貫通させるには、図3のようにして行う。即ち、図3(図2AのA点の拡大図)に示したように、GNDパターン3の一部にドーナツ状の余白(導体の無い部分)12を設け、このドーナツ状の余白のほぼ中心部にスルーホール電極13を設ける。

【0029】前記スルーホール電極13は、GNDパターン3とは絶縁した状態で形成し、このスルーホール電極に、ブラインドスルーホール8を接続することにより、GNDパターン3を貫通する。

【0030】上記のような貫通手段を用いて、印刷抵抗7と、他の回路部品とを最短距離で接続し、全体として図4Aのように部品間の接続を行う。多層基板2の底面には、上記のようにして印刷抵抗7を配置し、他の部品との接続を行うが、これらの印刷抵抗7及び配線パターン11を含めて、多層基板2の底面には、全面にわたってオーバーコート層9を設ける。

【0031】また、多層基板2の側面の4隅には、GND電極4を設け、これらのGND電極4の間には入力端子IN、出力端子OUT及び電源端子(Vcc)10を設け、回路部品と接続する。

【0032】上記実施例の高周波SMDモジュールは、表面実装型の部品であるから、多層基板2の側面に設けた各電極を、例えばマザーボード上の配線パターンに半田等で接続して使用する。この場合、印刷抵抗7を設定した多層基板2の底面が、マザーボードに接するが、印刷抵抗7はその厚さが極めて薄いため、実装上支障はない。

【0033】(他の実施例の説明) 以上実施例について

説明したが、本発明は次のようにしても実施可能である。

(1) 高周波増幅器だけでなく、高周波発振器、送信器、混合器等、各種の高周波回路に適用可能である。

【0034】(2) 多層基板の側面に設けた各電極の配置は、どのようなものでもよい。

(3) GNDパターンの設定は、多層基板内の任意の層に行ってもよい。

(4) 多層基板の底面に配置する印刷抵抗は、高周波回路を構成する全ての抵抗でもよいが、一部の抵抗だけでもよい。

【0035】

【発明の効果】以上説明したように、本発明によれば次のような効果がある。

(1) 印刷抵抗を、多層基板の底面に設定するので、その分、表面側の実装面積が少なく済む。従って、高周波SMDモジュールが小型化できる。

【0036】(2) 印刷抵抗を多層基板の底面に設定した場合、これらの印刷抵抗は、シールド領域の外側の配置となる。しかしこれらの印刷抵抗には、ほとんど高周波電流が流れないため、高周波回路のシールド性には影響を与えない。従って、高周波SMDモジュールのシールド性は良好な状態に保たれる。

【0037】(3) 多層基板の底面に設定した印刷抵抗と、他の回路部品の間は、GNDパターンを貫通してブラインドスルーホールにより最短距離で接続できる。従って、高周波回路の特性は良好に保てる。

(4) マザーボードのパターニングには、何ら制約を受けることがない。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】本発明の実施例における高周波SMDモジュールを示した図である。

【図3】図2のA部拡大図である。

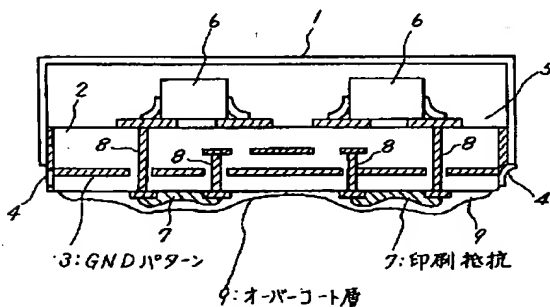
【図4】従来考えられていた高周波SMDモジュールの例を示した図である。

【符号の説明】

- 1 シールドキャップ
- 2 多層基板
- 3 GNDパターン
- 4 GND電極
- 5 部品搭載面
- 6 実装部品
- 7 印刷抵抗
- 8 ブラインドスルーホール
- 9 オーバーコート層

【図1】

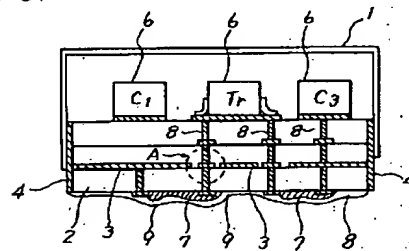
本発明の原理図



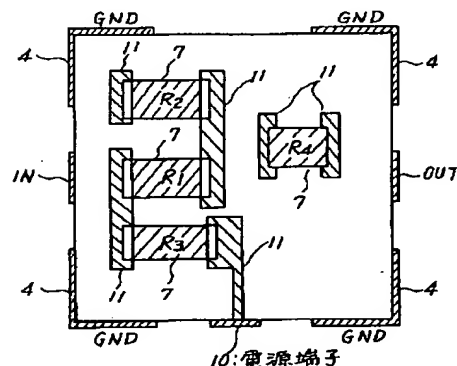
【図2】

実施例の高周波SMDモジュール

A: 断面図

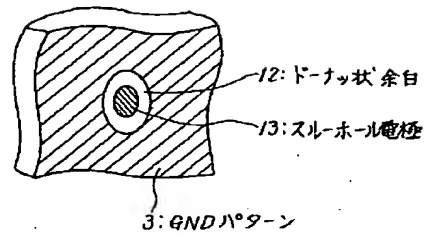


B: 底面図



【図 3】

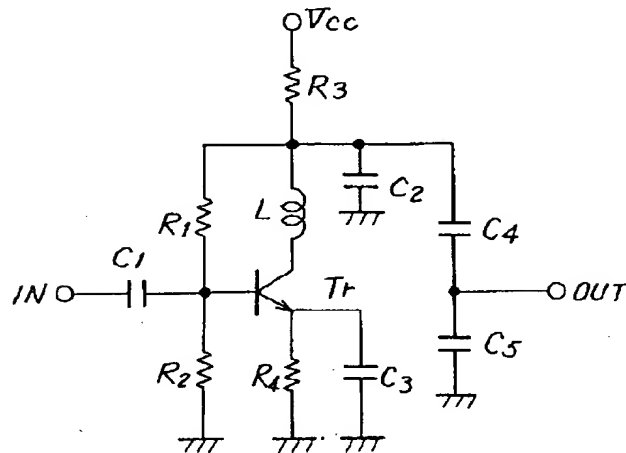
図 2 の A 部 拡大図



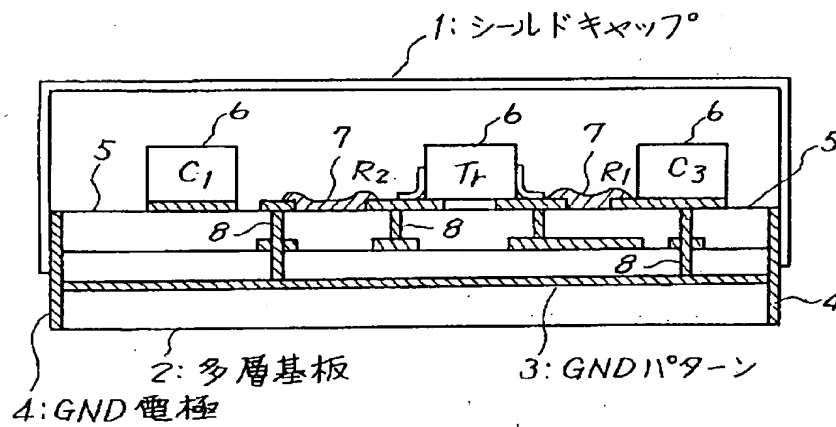
【図4】

高周波SMDモジュールの例

A: 高周波増幅器の回路例



B: 高周波SMDモジュールの断面図



フロントページの続き

(51) Int. Cl.⁵

H 0 3 F 3/19

H 0 5 K 1/02

1/16

3/46

9/00

識別記号

庁内整理番号

F I

技術表示箇所

7328-5J

N 8727-4E

E 8727-4E

Q 6921-4E

R 7128-4E